

日本国特許庁
JAPAN PATENT OFFICE

#2/Priority
4-19-02
Hayes



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日
Date of Application:

2001年 1月18日

出願番号
Application Number:

特願2001-010436

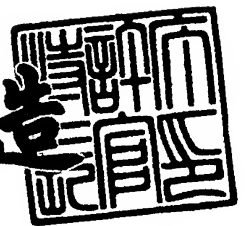
出願人
Applicant(s):

株式会社村田製作所

2001年11月 9日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3098411

【書類名】 特許願

【整理番号】 JP-2013013

【提出日】 平成13年 1月18日

【あて先】 特許庁長官 殿

【国際特許分類】 C04B 35/00
H01C 7/00

【発明者】

 【住所又は居所】 京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

 【氏名】 児玉 雅弘

【発明者】

 【住所又は居所】 京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

 【氏名】 岸本 敦司

【発明者】

 【住所又は居所】 京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

 【氏名】 川本 光俊

【発明者】

 【住所又は居所】 京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

 【氏名】 新見 秀明

【発明者】

 【住所又は居所】 京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

 【氏名】 安藤 陽

【特許出願人】

 【識別番号】 000006231

 【氏名又は名称】 株式会社村田製作所

【代理人】

【識別番号】 100079577

【弁理士】

【氏名又は名称】 岡田 全啓

【電話番号】 06-6252-6888

【手数料の表示】

【予納台帳番号】 012634

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9004879

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 セラミック電子部品

【特許請求の範囲】

【請求項 1】 ガラス成分を含浸させたセラミックを含む電子部品本体の表面に電極を形成したセラミック電子部品であって、

前記セラミックの相対密度が 9 0 % 以下である、セラミック電子部品。

【請求項 2】 ガラス成分を含浸させたチタン酸バリウムを主成分とするセラミックを含む電子部品本体の表面に電極を形成したセラミック電子部品であって、

前記セラミックには焼結助剤成分が添加されていない、セラミック電子部品。

【請求項 3】 ガラス成分を含浸させたチタン酸バリウムを主成分とする半導体セラミックを含む電子部品本体の表面に電極を形成したセラミック電子部品であって、

前記半導体セラミックの相対密度が 9 0 % 以下であり、かつ、前記半導体セラミックには焼結助剤成分が添加されていない、セラミック電子部品。

【請求項 4】 前記電子部品本体は、交互に積層されるチタン酸バリウムを主成分とする半導体セラミック層および内部電極を含む、請求項 1 ないし請求項 3 のいずれかに記載のセラミック電子部品。

【請求項 5】 前記ガラス成分を含む保護層が前記電子部品本体の表面に形成された、請求項 1 ないし請求項 4 のいずれかに記載のセラミック電子部品。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

この発明はセラミック電子部品に関し、特にたとえばチタン酸バリウムを主成分とする半導体セラミックなどのセラミックを含むたとえば正の抵抗温度特性（PTC）を有する PTC サーミスタなどのセラミック電子部品に関する。

【0 0 0 2】

【従来の技術】

従来、チタン酸バリウム系の半導体セラミックは、PTC を利用した PTC サ

ーミスタとして、ブラウン管の消磁用や過電流保護用など幅広く応用されている。そして、チタン酸バリウム系の半導体セラミックを低抵抗化することでセラミック電子部品の小型化や大電流化を図るために、内部電極を設けた積層構造のセラミック電子部品の試みがあった。

また、近年、技術の進歩に伴い、セラミック電子部品のより高い信頼性が要求されるようになってきた。従来、セラミック電子部品の耐湿性、耐熱性または耐候性を維持させるために、セラミック電子部品の表面を有機樹脂または無機ガラスでコートして保護層を形成し信頼性の低下を防いでいた。特に発熱を伴うセラミック電子部品においては、たとえば特公平3-79842号公報に開示されているように、セラミック電子部品と保護層との熱膨張係数の差が小さい材質を選択することで、セラミック電子部品の信頼性を向上させている。

【0003】

【発明が解決しようとする課題】

ところが、従来の積層構造のセラミック電子部品では、内部電極としてはオーミック接触を得るためにNiなどの卑金属を用いなければならないため、還元雰囲気中で焼成する必要がある。

なお、セラミック電子部品の表面を有機樹脂または無機ガラスでコートして保護層を形成するだけでは、セラミック電子部品自体の発熱、実装時の加熱または基板実装後の周囲の電子部品の発熱などによってセラミック電子部品の表面の保護層に劣化が生じるという問題があった。また、そのような保護層は、セラミック電子部品との熱膨張係数の差を小さくしても、長期間の使用には十分耐えられるものではなかった。

一方、チタン酸バリウム系の半導体は、還元雰囲気中で焼成すると、PTCが低下するために耐電圧が低いという問題がある。

【0004】

それゆえに、この発明の主たる目的は、低抵抗および高耐電圧を有するセラミック電子部品を提供することである。

【0005】

【課題を解決するための手段】

通常、チタン酸バリウム系の半導体セラミックでは焼結助剤成分として SiO_2 や B_2O_3 を添加するが、本発明者らはこれら焼結助剤成分を添加しないチタン酸バリウム系の半導体セラミック組成が還元焼成しても軽度の再酸化で顕著な PTC を示すことを明らかにし、かつ、焼結助剤成分を添加しなければ基板実装時のフラックスなどで耐電圧が低下するものの、この耐電圧の低下をガラス成分の含浸により解決できることを見出して、本発明を得るに至った。

この発明にかかるセラミック電子部品は、ガラス成分を含浸させたセラミックを含む電子部品本体の表面に電極を形成したセラミック電子部品であって、セラミックの相対密度が 90 % 以下である、セラミック電子部品である。

また、この発明にかかるセラミック電子部品は、ガラス成分を含浸させたチタン酸バリウムを主成分とするセラミックを含む電子部品本体の表面に電極を形成したセラミック電子部品であって、セラミックには焼結助剤成分が添加されていない、セラミック電子部品である。

さらに、この発明にかかるセラミック電子部品は、ガラス成分を含浸させたチタン酸バリウムを主成分とする半導体セラミックを含む電子部品本体の表面に電極を形成したセラミック電子部品であって、半導体セラミックの相対密度が 90 % 以下であり、かつ、半導体セラミックには焼結助剤成分が添加されていない、セラミック電子部品である。

この発明にかかるセラミック電子部品では、電子部品本体は、たとえば、交互に積層されるチタン酸バリウムを主成分とする半導体セラミック層および内部電極を含む。

また、この発明にかかるセラミック電子部品では、ガラス成分を含む保護層が電子部品本体の表面に形成されてもよい。

【 0 0 0 6 】

この発明にかかるセラミック電子部品では、相対密度が 90 % 以下であるセラミックすなわち焼結助剤成分が添加されていないセラミックに、ガラス成分を含浸することによって、低抵抗および高耐電圧を有する。

【 0 0 0 7 】

この発明の上述の目的、その他の目的、特徴および利点は、図面を参照して行

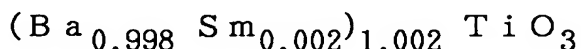
う以下の発明の実施の形態の詳細な説明から一層明らかとなろう。

【0008】

【発明の実施の形態】

【実施例1】

BaCO_3 、 TiO_2 および Sm_2O_3 を原料として次の半導体セラミック組成の粉体となるように調合した。



この粉体を水中でジルコニアボールで5時間混合粉碎し、 1100°C で2時間仮焼した後、有機バインダーを混合してシート状に成形し、 Ni を内部電極として印刷した。これらを積層したものを H_2/N_2 中で 1200°C で還元焼成した後、 Ag からなる外部電極を形成し、 700°C の大気中で再酸化し、図1に示す積層構造のPTCサーミスタ10を得た。

【0009】

図1に示すPTCサーミスタ10は電子部品本体12を含む。電子部品本体12は、複数の半導体セラミック層14および複数の内部電極16を含む。これらの半導体セラミック層14および内部電極16は、交互に積層される。この場合、内部電極16は、1つおきのものが電子部品本体12の一方側面から露出し、残りのものが電子部品本体12の他方側面から露出するように形成される。また、電子部品本体12には、一方側面に一方の外部電極18aが内部電極16の1つおきのものに接続されるように形成され、他方側面に他方の外部電極18bが内部電極16の残りのものに接続されるように形成される。

【0010】

図1に示すPTCサーミスタ10を Na-Si-O_2 系のガラス水溶液中に60分間浸漬した後、 600°C で熱処理した。このようにしてガラス成分を含浸させた半導体セラミックを含むPTCサーミスタを、プリント基板上にはんだ付けした後、室温抵抗および耐電圧などを測定した。

【0011】

【実施例2】

ガラス水溶液として Li-Si-O 系のガラス水溶液を用いた以外は、実施例

1と同様にして、PTCサーミスタの室温抵抗および耐電圧などを測定した。

【0012】

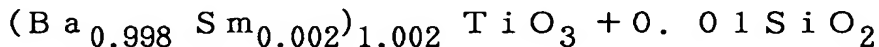
【実施例3】

ガラス水溶液としてK-Si-O系のガラス水溶液を用いた以外は、実施例1と同様にして、PTCサーミスタの室温抵抗および耐電圧などを測定した。

【0013】

【比較例1】

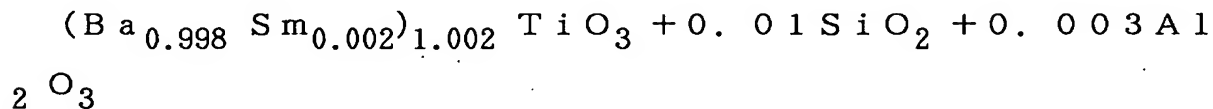
原料にSiO₂を加えて次の半導体セラミック組成になるようにした以外は、実施例1と同様にして、PTCサーミスタの室温抵抗および耐電圧などを測定した。



【0014】

【比較例2】

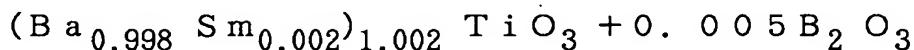
原料にAl₂O₃およびSiO₂を加えて次の半導体セラミック組成になるようにした以外は、実施例1と同様にして、PTCサーミスタの室温抵抗および耐電圧などを測定した。



【0015】

【比較例3】

原料にB₂O₃を加えて次の半導体セラミック組成になるようにした以外は、実施例1と同様にして、PTCサーミスタの室温抵抗および耐電圧などを測定した。



【0016】

【比較例4】

Na-Si-O₂系のガラス成分の含浸工程を省略した以外は、実施例1と同様にして、PTCサーミスタの室温抵抗および耐電圧などを測定した。

【0017】

以上の測定結果を表 1 に示す。なお、表 1 において、 $PTC \log(R_{250}/R_{25})$ (桁) というのは、試料 (PTC サーミスタ) の 250°C における抵抗を 25°C における抵抗で割った値の対数値である。

【 0 0 1 8 】

【表 1】

試 料	室温抵抗 (Ω)	$PTC \log$ (R_{250}/R_{25}) (桁)	耐電圧 (V)
実施例 1	0.5	3.5	20
実施例 2	0.5	3.5	20
実施例 3	0.5	3.5	20
比較例 1	0.5	1.5	3
比較例 2	0.5	1.2	2
比較例 3	0.5	1.2	2
比較例 4	0.5	3.5	8

【 0 0 1 9 】

表 1 に示す測定結果から明らかなように、焼結助剤成分を添加した比較例 1 ～ 3 では PTC が大幅に低下して耐電圧が低く、ガラス成分の含浸を省略した比較例 4 では PTC は高いものの耐電圧が低い。それに対して、実施例 1 ～ 3 では PTC が高いとともに 20V の高耐電圧を示すことがわかる。

【 0 0 2 0 】

次に、相対密度が 90% 以下になるようなチタン酸バリウムを主成分とする半導体セラミックを含む PTC サーミスタなどについて説明する。

【 0 0 2 1 】

【実施例 4】

まず、半導体セラミックの出発原料として、 BaCO_3 、 TiO_2 および硝酸

Sm溶液を用い、元素モル比として $Sm/Ti = 0.0012$ となるように秤量を行い、純水中でジルコニアボールで5時間混合を行った。なお、この調合時においては、種々の Ba/Ti 比となるように秤量を行っている。その後、蒸発乾燥を行い、得られた混合分を $1150^{\circ}C$ で2時間で仮焼して仮焼粉を得た。この仮焼粉に対して分散剤と純水とを混合して粉碎した後、バインダーなどを添加して、スラリーとした。その後、ドクターブレード法により成形し、グリーンシートを得た。このグリーンシート上にNi電極ペーストをスクリーン印刷して内部電極とした。さらに、この内部電極が両側面から交互に露出するようにグリーンシートを積層し、加圧圧着後、切断して積層体とした。なお、この積層体の上下には、内部電極を印刷していないグリーンシートを重ねて圧着している。また、積層体の両側面には、Ni電極ペーストを塗布して外部電極としている。

次に、この積層体を大気中で脱バインダー処理した後、水素/窒素 $=3/100$ の強還元雰囲気中で $1200^{\circ}C$ で2時間焼成を行った。その後、外部電極となるオーミック銀ペーストを塗布して大気中で $500^{\circ}C \sim 1000^{\circ}C$ で1時間再酸化処理を施して、図2に示す積層構造のPTCサーミスタ10の電子部品本体12を得た。

【0022】

図2に示すPTCサーミスタ10の電子部品本体12は、複数の半導体セラミック層14および複数の内部電極16を含む。これらの半導体セラミック層14および内部電極16は、交互に積層される。この場合、内部電極16は、1つおきのものが電子部品本体12の一方側面から露出し、残りのものが電子部品本体12の他方側面から露出するように形成される。また、電子部品本体12の一方側面には、Niを含む外部電極18aが内部電極16の1つおきのものに接続されるように形成され、外部電極18aの表面には、Agを含む外部電極20aが形成される。さらに、また、電子部品本体12の他方側面には、Niを含む外部電極18bが内部電極16の残りのものに接続されるように形成され、外部電極18bの表面には、Agを含む外部電極20bが形成される。

【0023】

次に、図2に示すPTCサーミスタ10の電子部品本体12を無機ガラス溶液

中に入れ、3分間真空に引き、150℃で2時間乾燥後、500℃で1時間熱処理を行って、ガラス成分を電子部品本体12に含浸させ、電子部品本体12の表層部分および表面にガラス成分を含む15 μ mの厚みの保護層22を形成して、PTCサーミスタ10とした。なお、この場合、無機ガラス溶液としては、市販のケイ酸ナトリウム溶液を純水で希釈させたものを用いた。また、無機ガラス溶液中のSiO₂・Na₂Oの含有量は約10%である。

【0024】

図2に示すPTCサーミスタ10の半導体セラミック層14の相対密度として、半導体セラミック層14の断面を電子顕微鏡で観察し、全体の面積から空隙部の面積を差し引いた面積の割合を調べた。

また、図2に示すPTCサーミスタ10の性能評価として、PTCサーミスタ10をプリント基板上にはんだペーストを用いてリフローによる方法で実装し、PTCサーミスタ10の両端の外部電極20aおよび20bに電圧をかけていき、PTCサーミスタ10がどの程度の電圧（破壊電圧）で壊れるか調べた。もし、PTCサーミスタ10の電子部品本体12の表面の保護層22が十分でなければ、リフローの際にはんだに含まれるフラックスが電子部品本体12中にしみ込み、電圧をかけた場合に電子部品本体12の発熱によりフラックスが燃え、低い電圧でPTCサーミスタ10が破壊する。このことでガラス成分を含む保護層22の善し悪しが判断できる。

【0025】

【比較例】

比較例として、図2に示すPTCサーミスタ10と比べて、保護層22を形成しなかったPTCサーミスタ（比較例5）、保護層22をアクリル系の有機樹脂で形成したPTCサーミスタ（比較例6）、保護層22の厚みを5 μ mにしたPTCサーミスタ（比較例7）、半導体セラミックの相対密度を95%にし保護層22の厚みを15 μ mにしたPTCサーミスタ（比較例8）の4種類を作製した。

【0026】

そして、これらの比較例5～8についても、実施例4と同様に、半導体セラミ

ック層の相対密度および破壊電圧を調べた。

【 0 0 2 7 】

実施例 4 および比較例 5 ～ 8 についての以上の結果を表 2 に示す。

【 0 0 2 8 】

【表 2】

試 料	相 対 密 度 (%)	破壊電圧 (V)
実施例 4	8 8	2 0
比較例 5	8 9	6
比較例 6	8 8	1 0
比較例 7	8 8	9
比較例 8	9 5	7

【 0 0 2 9 】

表 2 に示す結果から明らかなように、比較例 5 ～ 8 では破壊電圧が 1 0 V 以下と低いのに対して、実施例 4 では破壊電圧が 2 0 V と高いことがわかる。

【 0 0 3 0 】

なお、この発明において、セラミックの相対密度が 9 0 % 以下というのは、焼結を不完全な状態にしているということである。

【 0 0 3 1 】

また、セラミックの相対密度を 9 0 % 以下にするためには、たとえば、チタン酸バリウム系の半導体セラミック粉末の原料となる $BaCO_3$ および TiO_2 を混合して焼成する温度と、チタン酸バリウム系の半導体セラミック粉体を焼結させる温度との差を 1 5 0 °C 以下にすることによって、セラミックの相対密度を 9 0 % 以下にすることができる。

【 0 0 3 2 】

また、この発明において、焼結助剤成分とは、セラミックの焼結を促進させる作用がある物質であり、たとえば SiO_2 、 B_2O_3 および Al_2O_3 などが挙

げられる。

【0033】

さらに、この発明において、ガラス成分には、たとえばアルカリ珪酸ガラス、硼珪酸ガラス、硼珪酸鉛ガラスおよび硼珪酸バリウムガラスなどが挙げられる。なお、この発明では、ガラス成分として軟化温度が1000℃以下のガラス成分を用いるのが好ましい。

【0034】

また、この発明において、ガラス成分の含浸方法としては、たとえば、

1. ガラス成分を構成する元素を含む有機物を有機溶剤に溶かし、その溶液中に電子部品本体を浸漬する方法、
 2. 電子部品本体を溶融したガラス中に浸漬して加圧する方法、および
 3. 電子部品本体にガラスを印刷してガラスの軟化点以上に加熱し、低粘度化させた状態で加圧する方法
- などの方法がある。

【0035】

また、この発明において、低密度なセラミックにガラス成分を含浸させるのは

1. 低密度（焼結助剤無添加）のセラミックであれば、還元焼成後の再酸化が進み、高PTC化が可能であり、
 2. ガラス成分を含浸すれば、実質的に高密度化を図ることができる
- ということである。

【0036】

さらに、この発明において、保護層に用いられる無機ガラスを含む保護層を形成するためには、たとえば、 SiO_2 および Na_2O の比が2対1の割合のケイ酸ナトリウム溶液が用いられるが、状況に応じて Na_2O を、 Li_2O 、 K_2O 、 CaO または MgO と置き変えてもよく、または、 Li_2O および K_2O のような混合物と置き換えてもよい。また、 SiO_2 および Na_2O の比についても、粘度や溶解度を考慮して、3対1や4対1などに変えてもよい。

【0037】

また、この発明では、無機ガラスの塗布方法については、素子を溶液に浸漬させる方法、筆やはけで無機ガラスを塗る方法、スプレーで吹き付ける方法などどのような方法でもかまわない。また、電子部品本体をガラス溶液に浸漬させた後真空に引くことで、電子部品本体内の空気が追い出され無機ガラスの層がより強固に形成される。

【 0 0 3 8 】

【発明の効果】

この発明によれば、低抵抗および高耐電圧を有するたとえば P T C サーミスタなどのセラミック電子部品が得られる。

【図面の簡単な説明】

【図 1】

この発明にかかる積層構造の P T C サーミスタの一例を示す図解図である。

【図 2】

この発明にかかる積層構造の P T C サーミスタの他の例を示す断面図解図である。

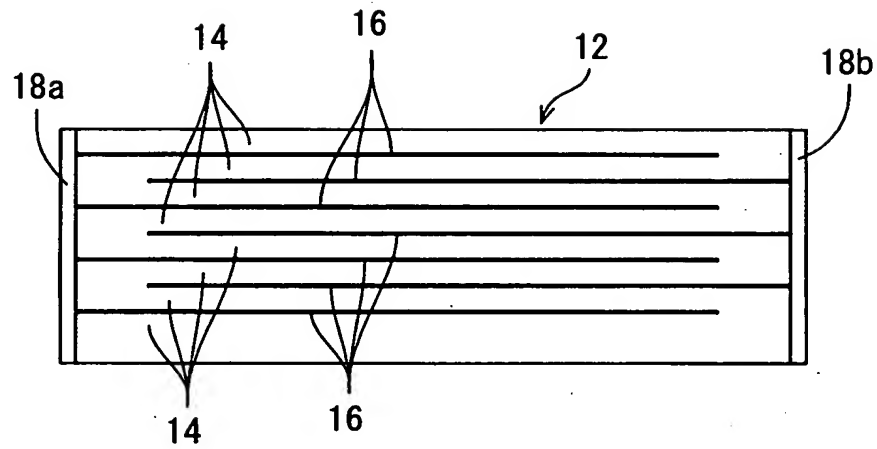
【符号の説明】

- 1 0 P T C サーミスタ
- 1 2 電子部品本体
- 1 4 半導体セラミック層
- 1 6 内部電極
- 1 8 a、1 8 b、2 0 a、2 0 b 外部電極
- 2 2 保護層

【書類名】 図面

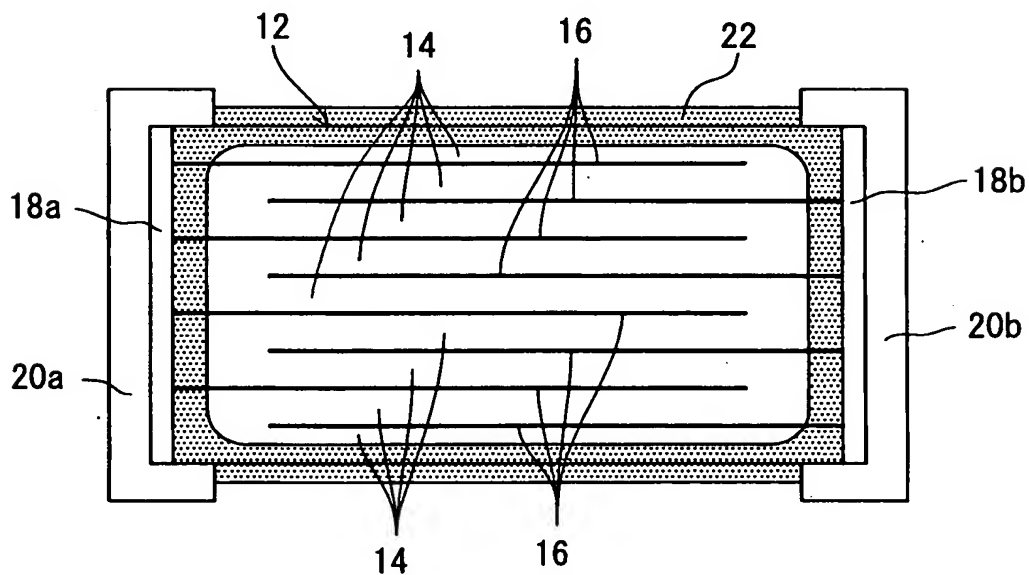
【図 1】

10



【図 2】

10



【書類名】 要約書

【要約】

【課題】 低抵抗および高耐電圧を有するセラミック電子部品を提供する。

【解決手段】 PTCサーミスタ10は電子部品本体12を含む。電子部品本体12は、積層される複数の半導体セラミック層14および複数の内部電極16を含む。半導体セラミック層14の相対密度は90%以下である。半導体セラミック層14には、焼結助剤成分が添加されていない。電子部品本体12の両側面には、外部電極18aおよび18bが形成される。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000006231]

1. 変更年月日 1990年 8月28日

[変更理由] 新規登録

住 所 京都府長岡京市天神二丁目26番10号
氏 名 株式会社村田製作所